

Docket No. 8733.512.00

## IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF:	Jeom Jae KIM et al.	GAU:	TBA
SERIAL NO:	TBA	EXAMINER:	TBA
FILED:	December 27, 2001		
FOR:	LIQUID CRYSTAL DISPLAY		

## REQUEST FOR PRIORITY

COMMISSIONER FOR PATENTS  
WASHINGTON, D.C. 20231

U.S. PTO  
JC555 10/026478  
12/27/01

SIR:

Full benefit of the filing date of U.S. Application Serial Number [US App No], filed [US App Dt], is claimed pursuant to the provisions of 35 U.S.C. §120.

Full benefit of the filing date of U.S. Provisional Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §119(e).

Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

COUNTRY	APPLICATION NUMBER	MONTH/DAY/YEAR
KOREA	2000-84091	December 28, 2000

Certified copies of the corresponding Convention Application(s)

are submitted herewith

will be submitted prior to payment of the Final Fee

were filed in prior application Serial No. filed

were submitted to the International Bureau in PCT Application Number. Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.

(A) Application Serial No.(s) were filed in prior application Serial No. filed ; and

(B) Application Serial No.(s)

are submitted herewith

will be submitted prior to payment of the Final Fee

Respectfully Submitted,

LONG ALDRIDGE &amp; NORMAN LLP

Rebecca A. Goldstein

Date: December 27, 2001  
  
 Sixth Floor  
 701 Pennsylvania Avenue, N.W.  
 Washington, D.C. 20004  
 Tel. (202) 624-1200  
 Fax. (202) 624-1298

Registration No. | 41,786

대한민국 특허청  
KOREAN INTELLECTUAL  
PROPERTY OFFICE

JCS65 U.S. PRO 10/026478  
12/27/01

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 특허출원 2000년 제 84091 호  
Application Number

출원년월일 : 2000년 12월 28일  
Date of Application

출원인 : 엘지.필립스 엘시디 주식회사  
Applicant(s)

2001 년 03 월 27 일

특허청  
COMMISSIONER

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0030
【제출일자】	2000. 12. 28
【국제특허분류】	G02F
【발명의 명칭】	액정표시소자
【발명의 영문명칭】	Liquid Crystal Display Device
【출원인】	
【명칭】	엘지 .필립스 엘시디 주식회사
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	김용인
【대리인코드】	9-1998-000022-1
【포괄위임등록번호】	1999-054732-1
【대리인】	
【성명】	심창섭
【대리인코드】	9-1998-000279-9
【포괄위임등록번호】	1999-054731-4
【발명자】	
【성명의 국문표기】	고태운
【성명의 영문표기】	KO,Tae Woon
【주민등록번호】	720707-1052212
【우편번호】	730-350
【주소】	경상북도 구미시 임수동 401-3 LG 동락원
【국적】	KR
【발명자】	
【성명의 국문표기】	김정재
【성명의 영문표기】	KIM,Jeom Jae
【주민등록번호】	680722-1829914
【우편번호】	130-034
【주소】	서울특별시 동대문구 답십리4동 동답한신아파트 2동 913호
【국적】	KR

1020000084091

2001/3/2

【취지】

특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대  
리인  
인 (인) 대리인  
심창섭 (인)

김용

【수수료】

【기본출원료】 19 면 29,000 원

【가산출원료】 0 면 0 원

【우선권주장료】 0 건 0 원

【심사청구료】 0 항 0 원

【합계】 29,000 원

【첨부서류】 1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명은 액정표시소자를 제공하기 위한 것으로서, 화소 영역, 패드 영역으로 구분된 액정표시소자에 있어서, 제1기판 및 제2기판: 상기 제1기판 상에 각각 다수개로 교차하여 형성되고, 다수 개의 화소로 구성된 화소 영역을 정의하는 게이트배선 및 데이터배선; 상기 화소 당 형성된 박막트랜지스터; 상기 제2기판에 형성되는 공통전극; 상기 각 게이트배선, 데이터배선 및 공통전극과 전기적으로 연결되고, 패드 영역에 형성되는 게이트패드, 데이터패드 및 공통전극패드; 다수개의 데이터패드 사이에 상기 패드와 동일한 패턴으로 형성되고, 상기 화소 영역에 인가되는 데이터배선 신호를 테스트하는 데이터 온/오프 패드; 다수개의 게이트패드 사이에 형성되고, 상기 화소 영역에 인가되는 게이트신호를 테스트하는 게이트 온/오프 패드; 상기 화소 영역에 인가되는 공통전극신호를 테스트하는 공통전극 온/오프 패드를 포함하여 구성되며, 전극 패드 대신 액정표시소자에 인가되는 신호를 테스트하기 위한 온/오프 패드를 상기 전극 패드와 동일한 형상으로 형성하여 온/오프 패드 사이의 공백으로 인한 리빙포의 손상을 방지하여 화질을 개선한다.

**【대표도】**

도 4

**【색인어】**

전극 패드, 온/오프 패드

**【명세서】****【발명의 명칭】**

액정표시소자{Liquid Crystal Display Device}

**【도면의 간단한 설명】**

도1은 일반적인 액정표시소자의 평면구조도.

도2는 상기 도1의 A부분의 확대도.

도3은 상기 도1의 B부분의 단면도.

도4는 본 발명에 따른 액정표시소자의 평면구조도.

도5는 상기 도4의 C부분의 확대도.

도6a 및 도6b는 각각 도4의 게이트패드 및 데이터패드 부분의 단면도.

\*도면의 주요부분에 대한 부호의 설명

100 : 하부기판                  200 : 상부기판

300 : 라빙포                  101 : 게이트배선

102 : 게이트절연막                  103 : 보호막

201 : 데이터배선

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<12>        본 발명은 액정 디스플레이(LCD : Liquid Crystal Display)용 전극 패드에 관한

것으로 특히, 선수 패드와 동일한 형상으로 액정표시소자에 인가되는 신호를 테스터하기 위한 온/오프 패드를 형성하여 러빙포에 의해 손상을 받지 않아 표시소자 내의 열록이 개선된 액정표시소자에 관한 것이다.

<13> 도1은 일반적인 액정표시소자의 평면구조를 도시한 것이고, 도2는 상기 도1의 A부분을 확대한 도면이며, 도3은 상기 도1의 B부분의 단면도로, 각 패드의 단면구조이다.

<14> 도1에 도시한 바와 같이, 종래의 액정표시소자(10)는 화소 영역(A/A)이 정의된 상부기판(200)이 하부기판(100)과 시일제에 의해 합착되어 있고, 이들의 기판사이에는 액정(도시하지 않음)이 봉입되어 있다. 하부기판(100)의 가장자리에는 도2에 도시한 바와 같은 TCP(Tape Carrier Package)와의 콘택을 위한 다수의 패드를 구비한다. 즉, 데이터패드(DP), 케이트패드(GP), 이들 각각의 패드사이에 독립 패턴으로 시험용 데이터 온/오프 패드(DOP, DOFP)와 케이트 온/오프 패드(GOP, GOFP)를 구비하고, 상부기판(200) 중 화소 영역(A/A)을 제외한 부분에는 정전기 방지회로(도시하지 않음)가 형성된다. 그리고 도시하진 않았지만 상기 상부기판(200)과 하부기판(100) 중 어느 하나에 형성되고, 상기 하부기판(100)의 화소 영역에 형성된 투명 화소전극(또는 데이터전극, 도시하지 않음)과 함께 전극이 인가되어 액정층의 배열을 변화시키는 공통전극과, 공통길극 패드, 공통길극 온/오프 패드가 형성되어 있다.

<15> 그리고 도2에 도시한 바와 같이, 상기 패드 및 온/오프 패드는 패널, 즉 화소영역에 신호를 동시에 인가하게 위해 패널의 외곽쪽에서 L라인처럼 전부 연결이 되어야 하고, 온/오프 패드가 외곽에 연결된 상기 배선과 연결되어 상기 패널을 테스트할 수 있다. 테스트가 끝나면 상기 L라인은 제거된다.

<16> 그리고 도3에 도시한 바와 같이, B의 단면구조를 살펴보면, 유리기판과 같은 하부

기판(100) 상에 게이트배선(101)이 형성되고, 게이트배선(101)을 포함한 하부기판(100) 상에 게이트결연막(102)이 형성되며, 상기 게이트배선(101)의 소정영역이 노출되도록 상기 게이트결연막(102)을 칙각하여 그 상부에 패드(GP)가 형성되어 있다.

<17> 도1에 도시한 바와 같은 상부기판(200) 및 하부기판(100)의 합착공정전에, 하부기판에 화소 영역(A/A)을 구동하기 위한 박막트랜지스터(TFT) 어레이 공정 이후 액정주입공정에서 형성되는 액정의 배향을 위한 배향막을 형성하기 위해, 배향막(도시하지 않음)을 형성하고, 상기 배향막을 러빙포(300)로 밀어서 일정한 형태의 홈을 갖게 한다.

<18> 그러나 도3에 도시한 바와 같이 게이트 패드(GP) 사이마다 게이트 온/오프 패드(GOP/GOFP)가 위치하고 있어서, 셀 공정 중 러빙공정에서 게이트 온/오프 패드(GOP/GOFP) 위 부분을 러빙포(300)가 먼저 지나가게 되므로, 상기 게이트 온/오프 패드(GOP/GOFP)부와 주변부의 단차로 인해 상기 러빙포(300)가 쉽게 손상된다. 특히 게이트온/오프 패드(GOP/GOFP)의 양쪽 끝단의 단차부에 러빙포(300)가 손상을 받으면, 손상된 러빙포(300)가 화소 영역(A/A)을 지나칠 때 스크래치를 발생시키고 따라서 액정표시소자를 구동시키면 그곳이 얼룩으로 표시된다.

### 【발명이 이루고자 하는 기술적 과제】

<19> 따라서 본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로서, 전극 패드(게이트패드, 데이터패드, 공통전극 패드) 대신 액정표시소자에 인가되는 신호를 테스트하기 위한 온/오프 패드를 상기 전극 패드와 동일한 형상으로 형성하여 온/오프 패드 사이의 공백으로 인한 러빙포의 손상을 방지하여 화질이 개선된 액정표시소자를 제공하는데 그 목적이 있다.

### 【발명의 구성 및 작용】

<20> 상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시소자의 제1특징은 화소 영역, 패드 영역으로 구분된 액정표시소자에 있어서, 제1기판 및 제2기판; 상기 제1기판 상에 각각 다수개로 교차하여 형성되고, 다수 개의 화소로 구성된 화소 영역을 정의하는 게이트배선 및 데이터배선; 상기 화소 당 형성된 박막트랜지스터; 상기 제2기판에 형성되는 공통전극; 상기 각 게이트배선, 데이터배선 및 공통전극과 전기적으로 연결되고, 패드 영역에 형성되는 게이트패드, 데이터패드 및 공통전극패드; 다수개의 데이터패드 사이에 상기 패드와 동일한 패턴으로 형성되고, 상기 화소 영역에 인가되는 데이터배선 신호를 테스트하는 데이터 온/오프 패드; 다수개의 게이트패드 사이에 형성되고, 상기 화소 영역에 인가되는 데이터신호를 테스트하는 게이트 온/오프 패드; 상기 화소 영역에 인가되는 공통전극신호를 테스트하는 공통전극 온/오프 패드를 포함하여 구성되는데 있다.

<21> 상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시소자의 제2특징은 화소 영역, 패드 영역으로 구분된 액정표시소자에 있어서, 화소 영역, 패드 영역으로 구분된 횡진개방식 액정표시소자에 있어서, 제1기판 및 제2기판; 상기 제1기판 상에 형성된 게이트배선 및 공통배선; 상기 게이트 배선과 교차하게 배열되고, 다수개의 화소로 구성된 상기 화소 영역을 정의하는 데이터배선; 상기 화소 당 형성된 박막트랜지스터; 상기 화소에 나란히 형성되어 횡전계를 발생하는 공통전극 및 데이터 전극; 상기 각 게이트배선, 데이터배선 및 공통배선과 전기적으로 연결되고, 패드 영역에 형성되는 게이트패드, 데이터패드 및 공통전극패드; 다수개의 데이터패드 사이에 상기 패드와 동일한 패턴으로 형성되고, 상기 화소 영역에 인가되는 데이터배선 신호를 테스트하는 데이터

터 온/오프 패드: 다수개의 게이트패드 사이에 형성되고, 상기 화소 영역에 인가되는 데 이터신호를 테스트하는 게이트 온/오프 패드; 다수개의 공통전극패드 사이에 형성되고, 상기 화소 영역에 인가되는 공통전극신호를 테스트하는 공통전극 온/오프 패드를 포함하여 구성되는데 있다.

<22> 상기 제1 및 제2특징에서 상기 데이터패드 및 데이터 온/오프 패드 사이의 피치(pitch)는 상기 데이터패드 사이의 피치와 동일하며, 그리고, 상기 게이트 온/오프 패드는 상기 게이트패드와 동일한 패턴으로 형성될 수 있고, 즉 게이트패드 및 게이트 온/오프 패드 사이의 피치(pitch)는 상기 게이트패드 사이의 피치와 동일하게 형성된다.

<23> 또한 상기 공통전극 온/오프 패드는 상기 공통전극패드와 동일한 패턴으로 형성될 수 있고, 즉 상기 공통전극패드 및 공통전극 온/오프 패드 사이의 피치(pitch)는 상기 공통전극패드 사이의 피치와 동일하게 형성된다.

<24> 그리고, 상기 박막트랜지스터는 상기 게이트배선과 함께 상기 형성된 게이트전극과, 상기 게이트전극을 포함한 상기 기판 전면에 게이트 절연막과, 상기 게이트 절연막상에 형성된 반도체층과, 상기 반도체층 상에 형성된 오우믹콘택층과, 상기 오우믹콘택층 상에 형성된 소스/드레인 전극을 포함한다.

<25> 본 발명의 다른 목적, 특성 및 잇점들은 첨부한 도면을 참조한 실시예들의 상세한 설명을 통해 명백해질 것이다.

<26> 본 발명에 따른 액정표시소자 및 형전계방식 액정표시소자의 바람직한 실시예에 대하여 첨부한 도면을 참조하여 설명하면 다음과 같다.

<27> 도4는 본 발명에 따른 액정표시소자의 평면구조를 도시한 것이고, 도5는 상기 도4

의 C부분을 확대한 도면이며, 도6a 및 도6b는 각각 도4의 게이트패드 및 데이터패드 부분의 단면도이다

<28>      도4에 도시한 바와 같이, 종래의 액정표시소자(10)는 화소 영역(A/A)이 정의된 상부기판(200)이 하부기판(100)과 시일제에 의해 합착되어 있고, 이들의 기판사이에는 액정(도시하지 않음)이 봉입되어 있다. 하부기판(100)의 가장자리에는 도2에 도시한 바와 같은 TCP(Tape Carrier Package)와의 콘택을 위한 다수의 패드를 구비한다. 즉, 데이터패드(DP), 게이트패드(GP), 이들 각각의 패드사이에 상기 데이터패드(DP), 게이트패드(GP)와 적어도 하나가 동일한 패턴을 갖도록 시험용 데이터 온/오프 패드(DOP/DOFP)와 게이트 온/오프 패드(GOP/GOFP)를 구비하고, 상부기판(100) 중 화소 영역(A/A)을 제외한 부분에는 정전기 방지회로(도시하지 않음)가 형성된다. 그리고 도시하진 않았지만 상기 상부기판(200)과 하부기판(100) 중 어느 하나에 형성되고, 상기 하부기판(100)의 화소 영역에 형성된 투명 화소전극(또는 데이터전극, 도시하지 않음)과 함께 전계가 인가되어 액정층의 배열을 변화시키는 공통전극과, 공통전극 패드, 공통전극 온/오프 패드(도시하지 않음)가 형성되어 있다.

<29>      또한 공동전극 온/오프 패드도 상기 공동전극패드와 동일한 패턴으로 형성될 수 있다.

<30>      도5를 통해 더욱 자세히 살펴보면, 온/오프 패드가 패드와 모두 동일한 패턴으로 형성될 수 있으며, 이는 데이터패드(DP) 및 데이터 온/오프 패드(DOP, DOFP) 사이의 피치(pitch)가 상기 데이터패드 사이의 피치와 동일하게 형성된다.

<31>      그리고, 도시하지 않았지만 게이트패드(GP) 및 게이트 온/오프 패드(GOP, GOFP) 사이의 피치(pitch)가 상기 게이트패드 사이의 피치와 동일하게 형성되고, 공동전극패드

및 공통전극 온/오프 패드 사이의 피치(pitch)는 상기 공통전극패드 사이의 피치와 동일하게 형성됨을 의미한다.

<32> 그리고, 상기 게이트 온/오프 패드(GOP/GOFP), 데이터 온/오프 패드(DOP/DOFP) 및 공통전극 온/오프 패드는 ITO 등의 투명도전막으로 형성된다.

<33> 그리고 도2에 도시한 바와 같이, 상기 패드 및 온/오프 패드는 패널, 즉 화소영역에 신호를 동시에 인가하게 위해 패널의 외곽쪽에서 L라인처럼 전부 연결이 되어야 하고, 온/오프 패드가 외곽에 연결된 상기 배선과 연결되어 상기 패널을 테스트할 수 있다. 테스트가 끝나면 상기 L라인은 제거된다.

<34> 그리고, 상기 짹수 번째 패드와 연결된 데이터라인은 짹수번째 온/오프 패드와 연결될 수 있고, 홀수 번째 패드와 연결된 데이터라인은 홀수번째 온/오프 패드와 연결될 수 있다.

<35> 상기와 같이 온/오프 패드를 구성한 다음, 도4에 도시한 바와 같은 상부기판(200) 및 하부기판(100)의 합착공정 전에, 하부기판에 화소 영역(A/A)을 구동하기 위한 박막트랜지스터(TFT) 어레이 공정 이후 액정주입공정에서 형성되는 액정의 배향을 위한 배향막을 형성하기 위해, 배향막(도시하지 않음)을 형성하고, 상기 배향막을 라빙포(300)로 떨어서 일정한 형태의 홈을 갖게 한다.

<36> 패드 사이의 공백을 최소화하기 위해 패드 형태의 온/오프 패드를 적절한 개수로 삽입하고, 패드와 동일한 구조와 단차를 가지도록 형성하여 패드 사이의 여백을 최소화하였기 때문에 라빙포의 손상을 극소화시킨다.

<37> 상기와 같은 화소 영역(A/A) 및 화소영역을 제외한 패드 영역으로 구성된 액정표시

소자(10)의 TFT어레이 공정 및 전극 패드 형성공정은 도6a 및 도6b를 참조하여 설명하면 다음과 같다.

<38> 투명기판(100) 상에 금속을 이용하여 게이트배선(101)을 형성하고, 상기의 게이트배선(101) 위에 게이트 절연막(102)을 형성한다. 이때, 게이트배선(101)은 화소 영역(A/A)의 게이트배선 및 게이트전극과 동시에 형성되며 게이트 절연막(102)도 상기 게이트배선 및 게이트전극을 포함하는 기판 전면에 일체형으로 적층된다.

<39> 다음 상기 게이트 절연막(102)상에 보호막(103)을 형성한 후, 외부 구동 회로와 접속시키기 위해 상기 게이트 절연막(102)과 보호막(103)을 에칭하여 배선을 오픈한다.

<40> 상기 오픈 부분을 통해 게이트배선(101)과 각각 접속하도록 투명도전막등으로 게이트패드(GP)를 형성한다. 이때, 화소 영역 내 화소전극도 동시에 형성된다.

<41> 그리고, 데이터배선(201)은 화소 영역의 박막트랜지스터 위치에 형성된 게이트 절연막(102) 상에 반도체층, 오우믹콘택층을 형성한 뒤, 화소 영역의 데이터배선 및 소스/드레인 전극을 형성할 때 일체형으로 형성된다.

<42> 다음, 상기 보호막(103)을 적층한 후, 데이터배선(201)이 노출되도록 상기 보호막(103)만 소정 영역만큼 에칭하여 배선을 오픈한다.

<43> 상기 오픈 부분을 통해 데이터배선(201)과 각각 접속하도록 투명도전막등으로 데이터패드(DP)를 형성한다. 이때, 화소 영역 내 화소전극도 동시에 형성된다.

<44> 그리고 도시하진 않았지만 도6a 및 도6b에 도시된 바와 같은 게이트패드(GP)와 데이터패드(DP)와 함께 각각 게이트패드(GP)와 데이터패드(DP)와 동일한 패턴으로 게이트온/오프 패드(GOP/GOFP)와 데이터 온/오프 패드(DOP/DOFP)가 형성된다.

### 【발명의 효과】

<45> 이상에서 설명한 바와 같은 본 발명에 따른 액정표시소자는 다음과 같은 효과가 있다.

<46> 독립 형태의 온오프 패드의 형상을 존 패드와 동일한 형상으로 바꾸어 독립 패턴의 온/오프 패드 구조를 가지고 러빙 공정을 진행했을 때 독립 패턴 외곽 메탈부에 러빙포가 손상을 받아 얼룩이 전사되나 패드와 동일한 형상으로 패턴을 형성했을 때는 러빙포가 손상을 받지 않아 얼룩이 생기지 않는다.

<47> 전극 패드(게이트패드, 데이터패드, 공통전극 패드) 대신 액정표시소자에 인가되는 신호를 테스트하기 위한 온/오프 패드를 상기 전극 패드와 동일한 형상으로 형성하여 온/오프 패드 사이의 공백으로 인한 러빙포의 손상을 방지하여 화질을 개선한다.

<48> 특히, 기존 횡전계방식(IPS모드) 액정표시소자에서 주요 불량의 원인인 러빙 스크래치 문제를 해결하여 액정표시소자의 화질을 개선한다.

<49> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 이탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다.

<50> 따라서, 본 발명의 기술적 범위는 실시예에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의하여 정해져야 한다.

【특허 청구범위】

【청구항 1】

화소 영역, 패드 영역으로 구분된 액정표시소자에 있어서,

제 1기판 및 제2기판;

상기 제1기판 상에 각각 다수개로 교차하여 형성되고, 다수 개의 화소로 구성된 화  
소 영역을 정의하는 게이트배선 및 데이터배선;

상기 화소당 형성된 박막트랜지스터;

상기 제2기판에 형성되는 공통전극;

상기 각 게이트배선, 데이터배선 및 공통전극과 전기적으로 연결되고, 패드 영역  
에 형성되는 게이트패드, 데이터패드 및 공통전극패드;

다수개의 데이터패드 사이에 상기 패드와 동일한 패턴으로 형성되고, 상기 화소  
영역에 인가되는 데이터배선 신호를 테스트하는 데이터 온/오프 패드;

다수개의 게이트패드 사이에 형성되고, 상기 화소 영역에 인가되는 데이터신호를  
테스트하는 게이트 온/오프 패드;

상기 화소 영역에 인가되는 공통전극신호를 테스트하는 공통전극 온/오프 패드를  
포함하여 구성되는 것을 특징으로 하는 액정표시소자.

【청구항 2】

제1항에 있어서, 상기 데이터패드 및 데이터 온/오프 패드 사이의 피치(pitch)는  
상기 데이터패드 사이의 피치와 동일한 것을 특징으로 하는 액정표시소자.

**【 청구항 3】**

제1항에 있어서, 상기 케이트 온/오프 패드는 상기 케이트패드와 동일한 패턴으로 형성되는 것을 특징으로 하는 액정표시소자.

**【 청구항 4】**

제3항에 있어서, 상기 케이트패드 및 케이트 온/오프 패드 사이의 피치(pitch)는 상기 케이트패드 사이의 피치와 동일한 것을 특징으로 하는 액정표시소자.

**【 청구항 5】**

제1항에 있어서, 상기 케이트 온/오프 패드, 데이터 온/오프 패드 및 공통적극 온/오프 패드는 투명도전막을 포함하는 것을 특징으로 하는 액정표시소자.

**【 청구항 6】**

제1항에 있어서, 상기 박막트랜지스터는  
상기 케이트배선과 함께 상기 형성된 케이트전극;  
상기 케이트전극을 포함한 상기 기판 전면에 케이트 절연막;  
상기 케이트 절연막상에 형성된 반도체층;  
상기 반도체층 상에 형성된 오우믹콘택층;  
상기 오우믹콘택층 상에 형성된 소스/드레인 전극을 포함하는 것을 특징으로 하는 액정표시소자.

**【 청구항 7】**

화소 영역, 패드 영역으로 구분된 액정표시소자에 있어서,  
제1기판 및 제2기판;

상기 제1기판 상에 형성된 게이트배선 및 공통배선;

상기 게이트 배선과 교차하게 배열되고, 다수개의 화소로 구성된 상기 화소 영역을 정의하는 데이터배선;

상기 화소 당 형성된 박막트랜지스터;

상기 화소에 나란히 형성되어 횡전계를 발생하는 공통전극 및 데이터 전극;

상기 각 게이트배선, 데이터배선 및 공통배선과 전기적으로 연결되고, 패드 영역에 형성되는 게이트패드, 데이터패드 및 공통전극패드;

다수개의 데이터패드 사이에 상기 패드와 동일한 패턴으로 형성되고, 상기 화소 영역에 인가되는 데이터배선 신호를 테스트하는 데이터 온/오프 패드;

다수개의 게이트패드 사이에 형성되고, 상기 화소 영역에 인가되는 데이터신호를 테스트하는 게이트 온/오프 패드

다수개의 공통전극패드 사이에 형성되고, 상기 화소 영역에 인가되는 공통전극신호를 테스트하는 공통전극 온/오프 패드를 포함하여 구성되는 것을 특징으로 하는 액정표시소자.

#### 【정구장 8】

제7항에 있어서, 상기 데이터패드 및 데이터 온/오프 패드 사이의 피치(pitch)는 상기 데이터패드 사이의 피치와 동일한 것을 특징으로 하는 액정표시소자.

#### 【정구장 9】

제7항에 있어서, 상기 게이트 온/오프 패드는 상기 게이트패드와 동일한 패턴으로 형성되는 것을 특징으로 하는 액정표시소자.

**【청구항 10】**

제9항에 있어서, 상기 게이트패드 및 게이트 온/오프 패드 사이의 피치(pitch)는 상기 게이트패드 사이의 피치와 동일한 것을 특징으로 하는 액정표시소자.

**【청구항 11】**

제7항에 있어서, 상기 공통전극 온/오프 패드는 상기 공통전극패드와 동일한 패턴으로 형성되는 것을 특징으로 하는 액정표시소자.

**【청구항 12】**

제11항에 있어서, 상기 공통전극패드 및 공통전극 온/오프 패드 사이의 피치(pitch)는 상기 공통전극패드 사이의 피치와 동일한 것을 특징으로 하는 액정표시소자.

**【청구항 13】**

제7항에 있어서, 상기 게이트 온/오프 패드, 데이터 온/오프 패드 및 공통적극 온/오프 패드는 투명도전막을 포함하는 것을 특징으로 하는 액정표시소자.

**【청구항 14】**

제7항에 있어서, 상기 박막트랜지스터는

상기 게이트배선과 함께 상기 형성된 게이트전극;

상기 게이트전극을 포함한 상기 기판 전면에 게이트 절연막;

상기 게이트 절연막상에 형성된 반도체층;

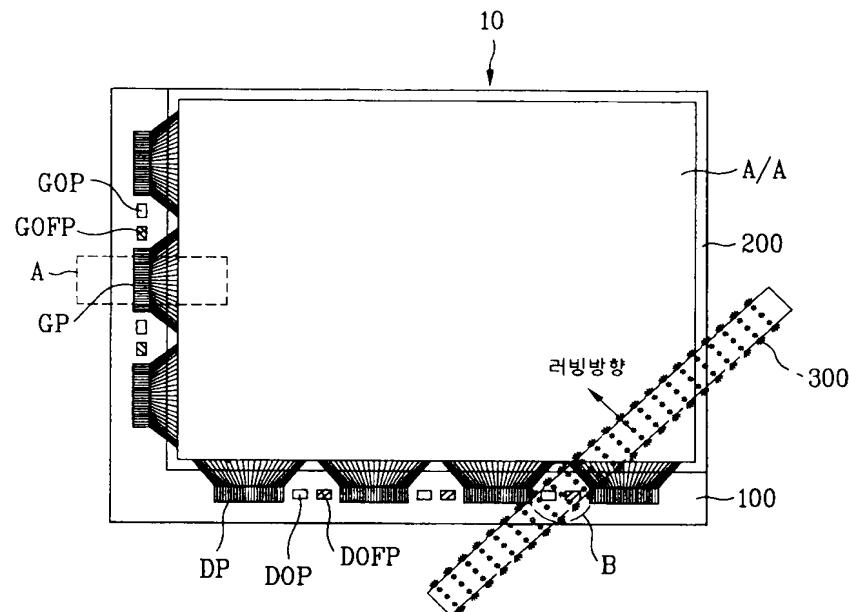
상기 반도체층 상에 형성된 오우믹콘택층;

상기 오우믹콘택층 상에 형성된 소스/드레인 전극을 포함하는 것을 특징으로 하는

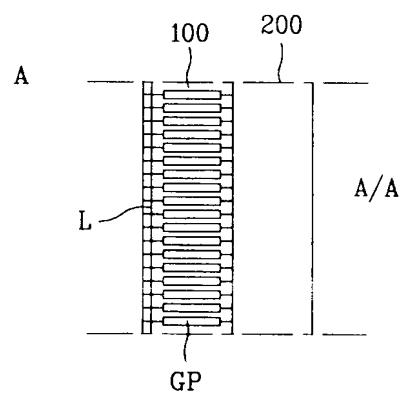
액정표시소자.

## 【도면】

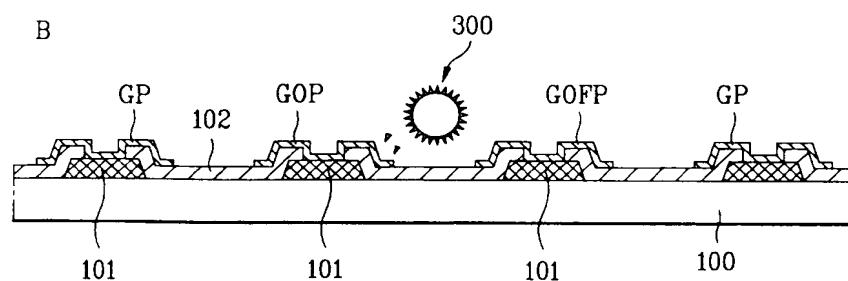
【도 1】



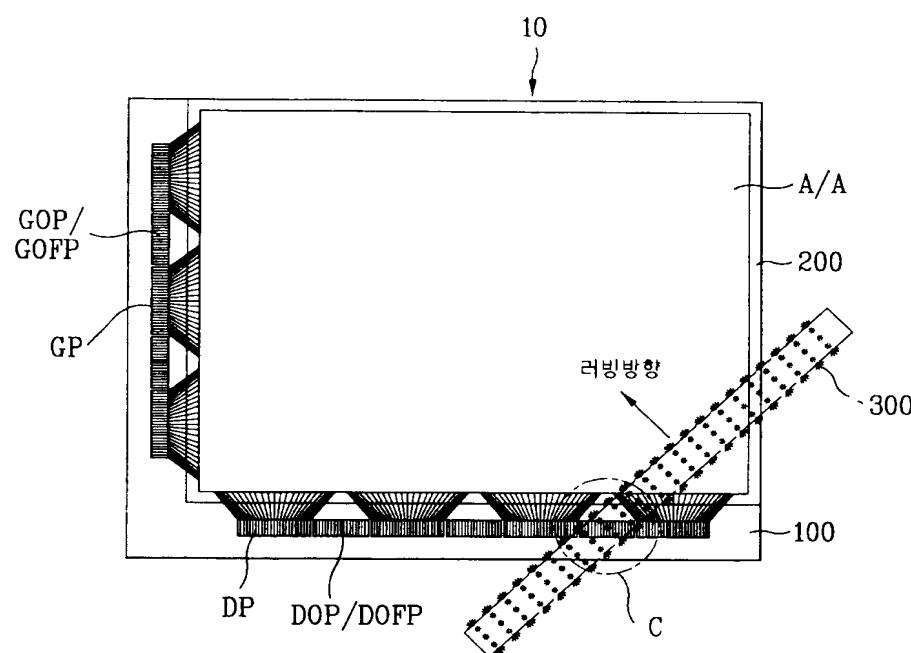
【도 2】



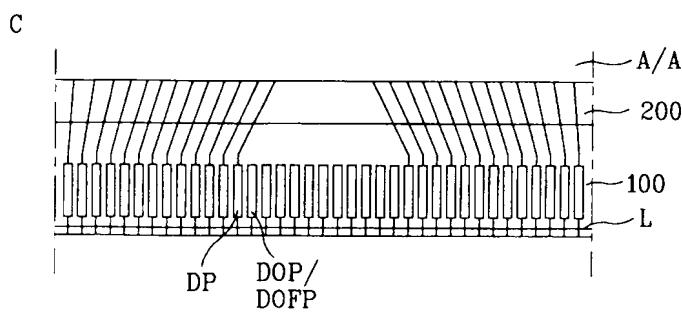
【도 3】



【도 4】



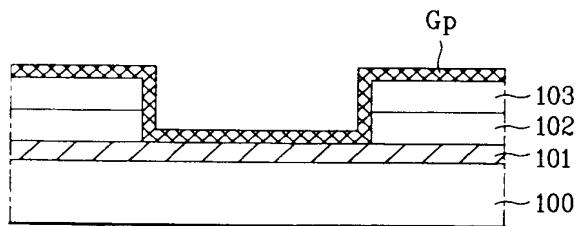
【도 5】



1020000084091

2001/3/2

【도 6a】



【도 6b】

